

# 半導体回路設計通信【Vol.1】

一財)新システムビジョン研究開発機構 発行



どんな機器にも入っている半導体集積回路。

半導体集積回路が不足して様々な製品の生産が停滞し、日本国内に半導体製造工場を増設するために、多額の政府援助が支出されることになりました。半導体集積回路製造は、「半導体論理回路設計」と言う中身が無ければチップとしての集積回路は作れません。高性能半導体集積回路には、生産効率の高い設計支援ツールが必須です。後述するDARPAでは、トランプ・バイデン両政権の10年間で3700億円の政府援助を出しています。半導体製造工場でチップになるまで数か月～数年も掛かる半導体論理回路設計工程が、1/10～1/100の期間で出来るとすれば、それは半導体設計革命と呼べる技術です。

半導体設計革命をもたらす日本発の新技术を使い、「日本の物づくりの復権」となるような施策立案のために、NSV財団は積極的に情報提供を行ってまいります。

## 半導体危機は、なぜ始まったか

半導体不足は、工場火災などによる供給の低下とファウンドリー(半導体製造工場)の業態特性が引き起こした危機でした。ファウンドリーは、半導体回路を設計した企業が集積回路製造(チップ化)を委託して、それを製造する事業体です。超高額製造機器(1台100億円～のような)を使うファウンドリーでは、設備投資回収のために製造ラインを止めることは出来ません。コロナパンデミックは2つの業界に誤算と特需を引き起こしました。まずは、感染拡大による外出制限と製造現場の停止です。これにり自動車業界では生産減予測から半導体の発注を止めました。一方PC/ネットワーク機器業界は、リモートワーク需要から急激な販売需要の増加に見舞われました。常時稼働を必須とするファウ

ンドリーは自動車業界が止めたラインをPC/ネットワーク機器業界用にフル稼働させました。その後、感染予防に車移動が安全だと言う事になり車需要が急速に復帰すると自動車業界はファウンドリーに車用半導体の製造を注文しますが、PC/ネットワーク機器業界からの需要は旺盛なままだったので、自動車半導体を作るラインは空きません。コロナパンデミックも収束しつつある現在は、PC/ネットワーク機器の需要も一段落し、予想より早く半導体不足は解消しだしており、半導体関連株価も既に下落を始めました。工場火災とコロナパンデミック、そして経営者の経営判断が半導体危機の原因だったのです。

## 血税を大量に注ぎ込んで誘致したファウンドリーは、補助金無しで回せるのか？

十分な知識が無いのは恐ろしい事で、この半導体危機が始まってから、メディアは半導体製造工場の不足が危機の原因であるかのように報道しています。そして、世界中でファウンドリー建設ラッシュが起きていて、それが時代の流れで、日本にもファウンドリーを作る事が日本半導体の復興に繋がると報道しています。しかし、もし、この幾つも重なった半導体特需を満たせるだけの製造工場が存在していると仮定したら、何が起きるでしょう？ 前述しましたがファウンドリーは膨大な設備投資額を回収する必要がある業態です。異常特需を賄えるほどの生産量をファウンドリーが持ったとしたら、何が起きるでしょう？ さらに、半導体が地政学的経済安全保障物資だと言う

認識が発生した現在、この思想が何を引き起こすでしょう？ ファウンドリーの経営状況を理解していれば、簡単に想像がつく話をしましょう。既に数千億円の助成金を提供してファウンドリーを日本に引っ張る事は成功しました。一時的には立地自治体も潤う事でしょう。しかし・・・特需が終了し受託生産量が減少する⇒超高額設備投資が回収出来なくなる⇒受託注文は欲しいが単価は上げられない⇒地政学的にも重要なファウンドリーは潰せない⇒ファウンドリーに対する恒常的な補助金が必要・・・となり、半永久的に税金を投入する事になるのは、火を見るより明らかです。

## 半導体製造委託を増やせばファウンドリーは黒字経営できる

ファウンドリーに対する恒常的な補助金を回避するためには何が必要か？ 国もメディアも、その知識が完全に欠落しています。答えは簡単、「作るものを増やす」です。「作るもの」=「製品仕様を実現させる半導体論理回路」です。新たな研究・技術開発、新分野・異分野の新製品企画、今まで作れなかった論理回路化の実現などが、ファウンドリーを回していくのに必要な製造委託者となるでしょう。

### カギとなるのは論理回路設計と検証の生産性

半導体製造工程を簡単に説明しておきましょう。

「製品企画」⇒「製品仕様の策定」⇒「半導体論理回路設計」⇒「論理回路検証」⇒「半導体物理回路設計」⇒「物理回路検証」⇒「物理回路製造」となります。太字部分がファウンドリーに製造委託を掛ける会社の仕事です。このなかでも論理設計と検証は、半導体製造生産性を大きく左右します。半導体論理回路は、多くの機能群とそれをつなぐ配線群から構成されています。この機能群を作る際に用いられるのが、高位合成ツールです。プログラマ的に記述された機能・性能を高位合成ツールに通せば、論理回路が合成されるというものです。もちろん、機能・性能をハードウェア記述言語と言うもので、手書きする事も出来ます(かなり大変な事になりますが)。高位合成ソフトウェアの代表的な物は、

ケーデンス社、シノプシス社、ザイリンクス社、シーメンス社などのメーカーですが、これらの高位合成(設計支援)ソフトウェアは大変高額で、その使用料は1年間/1アカウントのライセンス料が1億円を超えるものも珍しくありません。

個々の機能群・配線群はそれぞれ単体での機能・性能の検証が行われます。そして、この機能群と配線群を統合して半導体論理回路として、さらに検証が行われます。この検証が酷く大変なものになります。各機能を統合した半導体論理回路の機能と性能(処理速度・消費電力)検証は、各機能との組み合わせになります。

(例:連動する機能がA/B/Cと3個あればA/B/C/AB/BC/CA/ABCと言う最低7つの機能・性能検証が必要になります。A/B/C/Dの4つに増えるとA/B/C/D/AB/BC/CD/DA/ABC/BCD/CDA/DAB/ABCDの13種類の機能・性能検証が発生します。現代の高度製品は機能数が2桁3桁の物も珍しくありません。検証組合せ数を想像してみてください)

組み合わせる機能の数と要求される性能のレベルが上がれば上がる程、この機能性能検証工程は複雑で膨大な時間を要するものになります。この機能性能検証の生産性向上が必要です。

## 設計・検証の生産性向上は新たな製品を確実に生み出す

非常に複雑なソフトウェア処理を行って、実現させている機能が有ります。例えば、ネットワーク通信に使われるTCP/IPです。TCP/IP通信はその通信処理の大部分をソフトウェアが担っています。TCP/IP周辺には暗号化などのソフトウェアも介在しています。TCP/IPが全てハードウェア化出来ると、数千倍以上の高速処理が出

来るネットワークインターフェースを作る事が出来ます。この製品で、悪意のある大量アクセスによる攻撃にも、通信ソフトウェア改竄によるセキュリティ崩壊も防ぐ事が出来るようになります。公開情報となっているTCP/IPのハード化が、なぜされてこなかったのか？ 誰もがハード化による恩恵と製品化による需要が想像出来るにも

## 設計・検証支援S/Wツールの重要性 設計ツールが無いと潰れる会社や事業も有る

2023年5月12日香港紙サウスチャイナ・モーニングポスト(電子版)

中国スマートフォン大手のOPPO(オッポ)が、スマホ向け半導体の業務を停止させたと報じた。スマホ事業の伸び悩みだけでなく、米国の半導体制裁の影響により自社で半導体をつくるのが難しくなっているとみられる。同紙によると、オッポ傘下で半導体の回路設計や開

発、販売を担う哲庫科技(ZEKU)の業務を停止した。これは、米国による中国への半導体生産関連技術の輸出差し止めによって、半導体論理回路設計検証支援ツールの輸出が出来なくなった為に、自社スマートフォンに入れる半導体の設計が出来なくなったために、半導体回路設計検証ツールと言う非常に重要な生産財が手に入らず、事業が出来なくなるという一例です。

## 本当に儲けているのはファブレスメーカーだけ

エヌビディアと言う企業をご存じですか？半導体ファブレスメーカー(製造工場を持たないメーカー)で時価総額1.05兆ドル(1\$≒140円換算/147兆円)企業です。売上高は270億ドル(1\$≒140円換算/3兆7800億円)と言う会社です

クアルコムと言う企業は時価総額約1367億ドル(1\$≒140円換算/19兆1380億円)で、売上高442億ドル(1\$≒140円換算/6兆1880億円)

アームと言う会社はソフトバンクが買収して更に売り払おうとしている会社です。時価総額で500億ドルとされています。売上高は27億ドルです。

この3社に共通している事は、どれも半導体製造工場を持っていないと言う事です。半導体製造はファウンドリと呼ばれるTSMCやGLOBALFOUNDRIESなどに委託しています。これらの企業は超高額設備投資をしても利益が減るだけなのと、ファウンドリービジネスが常に製造受託が無いと生きていけない事を熟知しており、ファウンドリとファブレスがgive and takeの関係で結ばれていることを理解しているのです。



## 回路設計コストの肥大化に頭を抱えたDARPAは、巨額の助成金を出して新しい設計ツールを求めた

「半導体製造工場日本誘致に成功し、半導体問題は解決した」と言うのは、半導体に対する理解が少々不足しています。全述の3企業は、斬新なアイデアと膨大な労力を掛けて作り出した半導体論理回路知財のライセンスを販売したり、その知財を元に半導体製造受託会社で作らせたチップを売って大儲けしています。回路設計に掛かるコストは、年々増え続けています。

米国国防高等研究計画局(DARPA)では、軍備などで高度に複雑化する機能を半導体回路として実現させるために膨大な予算を支出しており、急速に膨張するこの半導体設計費に耐えかねて、設計・検証支援ソフトウェアの開発にトランプ政権下で1700億円/5年の開発補助金を、バイデン政権下で2000億円/5年の開発補助金を拠出しました。(ERI/エレクトロニクス再興イニシアチブ)

## DARPAが巨額助成金を出し、まさに求めた設計/検証支援ツールが日本に存在する

半導体集積回路とは、様々な機能を持った回路群が集積されて一つの大きな回路となった、様々な電子・電気製品の心臓部です。例えば、WiFi機能、Bluetooth機能、LTE機能、音声入力機能、音声出力機能、撮影機能など様々な機能がそれぞれ1つの回路となっていて、その回路の集積体がLSI(大規模集積回路)と呼ばれるような大きな半導体を作っています。

これらの回路をプログラミング言語から生成するのが、高位合成と呼ばれる設計支援ソフトウェアです。

集積回路の部分となる各機能回路が出来たところで、それらを統合して機能検証を行わなければなりません。各機能が複雑に成れば成る程、機能の組み合わせによる動作検証には膨大な労力が必要となります。新機能の追加となれば1つ機能が増えただけでも、既存の全機能との動作検証を行わなければなりません。

## 論理回路設計・検証ツール「C2RTL」の登場

DARPAが求めているような設計検証支援ツールが日本に誕生しました。この支援ツール技術分野では特許を取るの非常に難しい事ですが、日本・米国・中国で特

許を取得する事が出来ました。この「C2RTL」と呼ばれるツールは設計と検証の生産性を飛躍的に向上させることが出来ます。

「C2RTL」の論理的かつシンプルな検証方法は、回路が複雑になっても検証に必要な労力はあまり増えませんが、指数関数的に増加する動作検証と比較すると、機能が複雑に成れば成るほど生産性は向上し、数十倍から数百倍の生産性を発揮するようになります。高位記述を可能にし、等価性を担保した実回路と同等のシミュレーションソフトを生成する「C2RTL」は東京工業大学の一色教授によるものです。複雑に成るほど生産性が向上するツールに対して、既に米国製の設計ツールが手に入らないファーウェイや、生産効率を上げたいサムソンなど海外巨大企業は注目しています。一色教授は「日本半導体の再興のために、暫くの間、日本でのみ使えるようにし、経済安全保障上も技術流出を避けたい」と希望を述べられています。



## 生産性の高い半導体回路設計ツールが低価格で使えれば、ファブレスメーカーは増加する

新しいアイデアが有っても、実現するコストを考えるとこの足を踏んでしまう。半導体回路設計が出来る人材・回路設計ツール使用料・プロセッサコアライセンス料など半導体論理回路設計には、かなりのコストが掛かります。携帯電話などARM社からライセンスを購入すると数億円の費用が掛かり、高位合成ツールも年間1ライセンス数千万円から数億円、回路設計者の人的コストも年間2~3千万円/人かかります。

RISC-V (リスクファイブと読む) というプロセッサのオープンソース(ライセンス料がゼロ円)が最近世界的にARMプロセッサからRISC-Vへ乗り換えると言うような形で使われるようになってきています。

高位合成ツールを含めた回路設計ツールの価格は下がりがありませんが、前述の「C2RTL」は年間数百万円の使用料で済みます。さらにこのツールはソフトウェア開発で使用されるC言語を使っているため、ハードウェア設計言語と呼ばれる開発言語を覚える必要がありません。ソフトウェアをC言語で書ける人でハードウェア設計が分かる人(≒デバイスドライバが書ける人)なら、短期間でハードウェア設計が出来るようになります。プロセッサライセンス料、高額な設計ツールからの解放、高額年俸技術者からの解放が出来れば、日本にもファブレスメーカーとして世界を席巻するようなNVIDIAのようなユニコーン誕生の可能性が生まれます。

## 国が打つ次の一手は、検証作業の生産性が飛躍的に向上する設計ツールへの助成と教育機会の提供

半導体論理回路設計の3つのコスト(ライセンス料・設計検証ツール群・人件費)を押さえ、ハードウェア設計者を増やすためには、生産性が高い設計ツールへの助成金もしくは導入減税が必要です。さらにハードウェア設計者を増やすための教育機会提供と人材育成教育費への助成も必須です。

次の世代育成のためには、大学の理工学部や国立高等専門学校へのカリキュラムへの導入と設計環境の整備です。応用の利く開発言語(C/C++)で、習得し易いハードウェア記述言語であれば、設計開発者は設計する中身に集中できます。設計以外の部分で労力を使わせる従来の設計ツールは時代遅れの物となるでしょう。

## 残された時間は、あまり無い

誘致した半導体回路製造工場が稼働を始めるまで3年程度、その間に半導体論理回路を設計してファウンドリに発注を出す企業が育たないと、ファウンドリを生き長らえさせるために助成金と言う血税が必要になってしまいます。

教育と設計ツールを安価で提供し、これからの1年間で論理回路設計開発に手を出そうとする企業と設計者を増やし、新製品企画を立案し回路設計を始めようする必要があります。長い時間と労力を必要とする回路設計工程の生産性を数十倍向上させる新世代設計検証ツールは、企業経営の大きな助けとなるでしょう。

半導体論理回路設計の工程や業界状況などは、かなりの知識を必要とするため、付け焼刃の知識では方向を

半導体振興策の第1手は、生産性を向上させる幾つかの設計支援ツールを選択肢とし、少ない負担で使えるようにすることでしょう。助成金や導入減税で半導体論理回路設計をやってみようと言う動機付けが大切です。第2手は、論理回路開発情報と関連教育情報が入手しやすい拠点の設置です。拠点に行けば教育が受けられ、業界最新情報が入手でき、新しい人材にも出会う機会を増やすことが大切です。

需要が有る時は供給をすれば良いが、半導体業界が痩せ細ってしまった日本では、まずは潤沢な供給を用意する事が必要です。良い生育環境を作ってまずは芽を出させる事が最も重要でしょう。

見定め施策を立案する事は非常に難しいです。経済産業省でも半導体論理回路設計と言う問題の重要性を理解している人は、1~2名程度です。この状況で国会議員の皆様がレクチャーを受けてもまともな施策を打てるわけがありません。日本産業の活性化、経済成長率の向上を求めるなら、議員の皆様にも勉強して頂くしかありません。一般財団法人新システムビジョン研究開発機構(NSV財団)は、日本半導体業界再興のため、新しい技術と情報を提供しています。議員有志の方々からご要望があれば出張勉強会を行っています。一人でも多くの議員・行政官・経営者が現状の半導体業界を知る事で、日本産業界が見通しの利く経営が出来るようになるでしょう。